

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Kiyoshi Mita Art Unit : Unknown
Serial No. : Examiner : Unknown
Filed : March 31, 2004
Title : METHOD OF MANUFACTURING SEMICONDUCTOR DEVICE

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

TRANSMITTAL OF PRIORITY DOCUMENT UNDER 35 USC §119

Applicant hereby confirms his claim of priority under 35 USC §119 from the Japanese Application No. 2003-168581 filed June 13, 2003.

A certified copy of the application from which priority is claimed is submitted herewith.

Please apply any charges or credits to Deposit Account No. 06-1050.

Respectfully submitted,

Date: 3/31/04

Samuel Borodach
Samuel Borodach
Reg. No. 38,388

Fish & Richardson P.C.
45 Rockefeller Plaza, Suite 2800
New York, New York 10111
Telephone: (212) 765-5070
Facsimile: (212) 258-2291

30184378.doc

CERTIFICATE OF MAILING BY EXPRESS MAIL

Express Mail Label No. EF045061883US

March 31, 2004

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 6月13日
Date of Application:

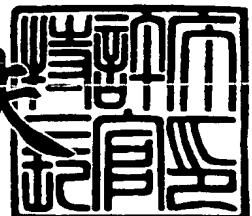
出願番号 特願2003-168581
Application Number:
[ST. 10/C]: [JP2003-168581]

出願人 三洋電機株式会社
Applicant(s): 関東三洋セミコンダクターズ株式会社

2004年 3月16日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫





【書類名】 特許願
【整理番号】 KSC1030021
【提出日】 平成15年 6月13日
【あて先】 特許庁長官殿
【国際特許分類】 H05K 1/00
【発明者】
【住所又は居所】 群馬県邑楽郡大泉町仙石二丁目2468番地1 関東三
洋セミコンダクターズ株式会社内
【氏名】 三田 清志
【特許出願人】
【識別番号】 000001889
【氏名又は名称】 三洋電機株式会社
【代表者】 桑野 幸徳
【特許出願人】
【識別番号】 301079420
【氏名又は名称】 関東三洋セミコンダクターズ株式会社
【代表者】 玉木 隆明
【代理人】
【識別番号】 100091605
【弁理士】
【氏名又は名称】 岡田 敬
【連絡先】 0276-33-7651
【選任した代理人】
【識別番号】 100107906
【弁理士】
【氏名又は名称】 須藤 克彦
【手数料の表示】
【予納台帳番号】 093080
【納付金額】 21,000円

**【提出物件の目録】**

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0001614

【包括委任状番号】 0210358

【プルーフの要否】 要



【書類名】 明細書

【発明の名称】 半導体装置の製造方法

【特許請求の範囲】

【請求項1】 端子と成る箇所を除いて第1の導電箔をエッチングすることにより、前記第1の導電箔の表面に凸状に突起した端子部を形成する工程と、

前記端子部が埋め込まれるように樹脂シートを前記第1の導電箔に重ね合わせる工程と、

裏面に樹脂層が形成された第2の導電箔を、前記樹脂層を下面にして、前記樹脂シートに重ね合わせることで積層シートを構成する工程と、

前記第2の導電箔をエッチングすることにより導電パターンを形成する工程と

、
前記導電パターンと前記端子部とを電気的に接続する工程と、

前記端子部同士を電気的に分離する工程と、

前記積層シートに半導体素子を固着して、前記半導体素子と前記導電パターンとを電気的に接続する工程と、

前記半導体素子が被覆されるように前記積層シートの表面に封止樹脂を形成する工程とを具備することを特徴とする半導体装置の製造方法。

【請求項2】 前記第1の導電箔を裏面からエッチングすることで、前記端子部同士を電気的に分離することを特徴とする請求項1記載の半導体装置の製造方法。

【請求項3】 前記樹脂シートは可溶樹脂から成り、前記樹脂シートを除去することで前記端子部の側面は露出することを特徴とする請求項1記載の半導体装置の製造方法。

【請求項4】 前記半導体素子はフェイスアップで接続され、金属細線を介して前記半導体素子の電極と前記導電パターンとは接続されることを特徴とする請求項1記載の半導体装置の製造方法。

【請求項5】 前記半導体素子はフェイスダウンで実装され、バンプ電極を介して前記半導体素子の電極と前記導電パターンとは接続されることを特徴とする請求項1記載の半導体装置の製造方法。



【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、支持基板を有する半導体装置に関する。

【0002】

【従来の技術】

図12を参照して、従来型の実装基板および半導体装置装置に関して説明する。図12(A)は半導体装置100の断面図であり、図12(B)はその裏面図である(特許文献1参照)。

【0003】

図12(A)を参照して、ガラスエポキシ等から成る支持基板101の上面に銅箔等から成る電極104が形成されている。また支持基板101の裏面には裏面電極105が形成され、ビアホール106により電極104と接続されている。また、電極104および裏面電極105はメッキ膜109により被覆されている。

【0004】

半導体素子である半導体素子102は支持基板101上に固着され、金属細線103により電極104と接続される。また半導体素子102を被覆するように封止樹脂107が形成されている。

【0005】

図12(B)を参照して、支持基板101の裏面には、外周部と平行に2列に整列して、裏面電極105が設けられている。

【0006】

【特許文献1】

特開平11-233688号公報(図7参照)

【0007】

【発明が解決しようとする課題】

上述した半導体装置100では、支持基板101を採用していたことから、その薄型化および小型化に限界があった。また、使用状況下の温度変化により、熱

応力が発生し、裏面電極105から電極104までの接続経路の信頼性に問題があった。更に、支持基板101は製造工程に於いて、電極104および裏面電極105を張り合わせる為に必須であり、これを不要にして半導体装置を製造することは難しかった。更に、支持基板101は熱応力を吸収する役割を有することから、支持基板101を不要にして半導体装置を構成することが難しかった。

【0008】

本発明は上記した問題点を鑑みて成されたものであり、本発明の主な目的は、小型化および薄型化であり且つ端子部の接続信頼性に優れた半導体装置の製造方法を提供することにある。

【0009】

【課題を解決するための手段】

本発明は、端子と成る箇所を除いて第1の導電箔をエッチングすることにより、前記第1の導電箔の表面に凸状に突起した端子部を形成する工程と、前記端子部が埋め込まれるように樹脂シートを前記第1の導電箔に重ね合わせる工程と、裏面に樹脂層が形成された第2の導電箔を、前記樹脂層を下面にして、前記樹脂シートに重ね合わせることで積層シートを構成する工程と、前記第2の導電箔をエッチングすることにより導電パターンを形成する工程と、前記導電パターンと前記端子部とを電気的に接続する工程と、前記端子部同士を電気的に分離する工程と、前記積層シートに半導体素子を固着して、前記半導体素子と前記導電パターンとを電気的に接続する工程と、前記半導体素子が被覆されるように前記積層シートの表面に封止樹脂を形成する工程とを具備することを特徴とする。

【0010】

更に本発明は、前記第1の導電箔を裏面からエッチングすることで、前記端子部同士を電気的に分離することを特徴とする。

【0011】

更に本発明は、前記樹脂シートは可溶樹脂から成り、前記樹脂シートを除去することで前記端子部の側面は露出することを特徴とする。

【0012】

更に本発明は、前記半導体素子はフェイスアップで接続され、金属細線を介し

て前記半導体素子の電極と前記導電パターンとは接続されることを特徴とする。

【0013】

更に本発明は、前記半導体素子はフェイスダウンで実装され、バンプ電極を介して前記半導体素子の電極と前記導電パターンとは接続されることを特徴とする。

【0014】

【発明の実施の形態】

以下に、図を参照して本発明の半導体装置の製造方法を詳細に説明する。本発明の半導体装置の製造方法は、端子12と成る箇所を除いて第1の導電箔10をエッチングすることにより、第1の導電箔10の表面に凸状に突起した端子部12を形成する工程と、端子部12が埋め込まれるように樹脂シート14を第1の導電箔10に重ね合わせる工程と、裏面に樹脂層15が形成された第2の導電箔16を、樹脂層15を下面にして、樹脂シート14に重ね合わせることで積層シート18を構成する工程と、第2の導電箔16をエッチングすることにより導電パターン17を形成する工程と、導電パターン17と端子部12とを電気的に接続する工程と、端子部12同士を電気的に分離する工程と、積層シート18に半導体素子22を固着して、半導体素子22と導電パターン17とを電気的に接続する工程と、半導体素子22が被覆されるように積層シート18の表面に封止樹脂24を形成する工程とを具備する。これら各工程を以下にて説明する。

【0015】

本発明の第1の工程は、図1を参照して、端子12と成る箇所を除いて第1の導電箔10をエッチングすることにより、第1の導電箔10の表面に凸状に突起した端子部12を形成することにある。

【0016】

図1(A)を参照して、銅またはアルミを主材料とする第1の導電箔10を用意する。第1の導電箔10の厚みは、後の工程で端子部12が形成できる範囲で設定される。そして、端子部12が形成予定の箇所を除いた領域の第1の導電箔10の表面に、エッチングレジスト11を形成する。ウェットエッチングまたはドライエッチングを行うことにより、端子部12を凸状に形成する。

【0017】

図1 (B) を参照して、エッティングレジスト11から露出した箇所の第1の導電箔10には、分離溝13が形成される。特にウェットエッティングが行われた場合は、端子部12の側面は湾曲となり、後の工程で樹脂材との密着強度が向上する。そのことにより、端子部12は凸状に形成される。エッティングが行われた後に、エッティングレジスト11は剥離される。

【0018】

本発明の第2の工程は、図2を参照して、端子部12が埋め込まれるように樹脂シート14を第1の導電箔10に重ね合わせることにある。樹脂シート14としては、ガラスクロスに樹脂を含浸させたBステージのプリプレグシートを用いることができる。また、この重ね合わせの作業は、真空プレスで行うことができる。

【0019】

本発明の第3の工程は、図3を参照して、裏面に樹脂層15が形成された第2の導電箔16を、樹脂層15を下面にして、樹脂シート14に重ね合わせることで積層シート18を構成することにある。ここで、樹脂層15としては、上述したようなプリプレグシートを用いることができる。更に、第2の導電箔16としては、微細なパターンを形成できるように、第1の導電箔よりも薄い導電箔を採用することができる。また、第2の導電箔16の材料としては、第1の導電箔10と同様に、銅やアルミニウムを主体とした金属を採用することができる。この工程で、端子部12を有する第1の導電箔10と第2の導電箔16とが樹脂を介して積層された積層シート18が形成される。

【0020】

本発明の第4の工程は、図4を参照して、第2の導電箔16をエッティングすることにより導電パターン17を形成することにある。ここでも、エッティングレジストを用いたドライエッティングまたはウェットエッティングにより、第2の導電箔16を選択的に除去する。

【0021】

本発明の第5の工程は、図5および図6を参照して、導電パターン17と端子

部12とを電気的に接続することにある。先ず、図5を参照して、導電パターン17、樹脂層15、および、樹脂シートを貫通する貫通孔19を穿設する。貫通孔19を形成する方法としては、エッティングとレーザーを用いる方法がある。先ず、エッティングにより貫通孔19が形成される箇所の導電パターン17を部分的に除去する。そして、除去された導電パターン17の下方の樹脂層15および樹脂シート14を、レーザーを照射することにより除去する。ここで使用するレーザーとしては、炭酸ガスレーザーを採用することができる。

【0022】

次に、図6を参照して、上記方法により形成された貫通孔19に接続部20を形成する。先ず、先の工程で形成した貫通孔19の樹脂残渣（デスマニア）を洗浄することにより除去する。そして、無電界メッキまたは電解メッキにより、貫通孔19の側面部に銅等の金属から成る接続部20を形成する。この接続部20により、導電パターン17と端子部12とを電気的に接続する。ここで、フィーリングメッキを行って、メッキ材により貫通孔19を埋め込んでも良い。

【0023】

本発明の第6の工程は、図7を参照して、端子部12同士を電気的に分離することにある。具体的には、分離溝13に充填された樹脂シート14が露出するまで、第1の導電箔10の裏面を除去することにより、各端子部12は電気的に独立する。この工程は、第1の導電箔10の裏面を全面的にウエットエッティングを行うことにより行える。また、端子部12が露出する箇所以外の積層シート18の裏面は、レジスト21により覆われる。そして、導電パターン17の表面も、内蔵される素子との電気的接続箇所を除いて、レジスト21により覆われても良い。

【0024】

本発明の第7の工程は、図8を参照して、半導体素子22と導電パターン17とを電気的に接続し、半導体素子22が被覆されるように積層シート18の表面に封止樹脂24を形成することにある。半導体素子22は接着剤を介して積層シート18上に固着され、半導体素子22の電極と導電パターン17とは、金属細線23を介して電気的に接続されている。封止樹脂24は、半導体素子22およ

び金属細線23を被覆するように、積層シート18の表面に形成されている。

【0025】

上記の工程で半導体装置30Aは製造され、露出する端子部12の裏面に半田等のロウ材が付着されて、実装基板等に面実装される。また、半導体素子22の下方に放熱電極26が形成されることにより、装置全体の放熱性が向上されている。更に、半導体装置30Aは、多層の配線構造を有し、薄い第2の導電箔から形成される導電パターン17は微細な回路パターンが形成可能である。また、端子部12を構成する第1の導電箔10は厚く形成されるので、樹脂封止が行われる工程までは、全体を支持する働きを有する。

【0026】

図9を参照して、他の形態の半導体装置30Bの構成を説明する。ここでは、樹脂シート14が除去されて、端子部12の側面が露出する構造となっている。従って、PINタイプの端子部12を有する半導体装置が形成される。この場合は、樹脂シート14はアルカリ可溶の樹脂から成り、各端子部12の分離を行った後に樹脂シート14をアルカリ性の薬剤で溶融させることで、樹脂シート14を除去する。

【0027】

図10を参照して、他の形態の半導体装置30Cに関して説明する。ここでは、放熱用の電極が形成されず、PINタイプの端子部12がグリッド状に形成されている。従って、多ピンの構成を有する半導体装置を提供することができる。

【0028】

図11を参照して、他の形態の半導体装置30Cに関して説明する。ここでは、半導体素子22がフェイスダウンで実装され、バンプ電極25を介して導電パターン17と電気的に接続されている。上記したように、導電パターン17は微細なパターンが形成可能であるので、半導体素子22の電極のピッチが狭い場合でも、充分に対応できる。

【0029】

尚、上記した本実施の形態は、本発明の要旨を逸脱しない範囲で種々の変更が可能である。例えば、以下のような変更を行うことが可能である。

【0030】

図2を参照して、ここでは樹脂シート14が第1の導電箔に積層されたが、ここで、銅箔と積層された樹脂シート14を用いることができる。このようにすることにより、図3を参照して、樹脂シート14と樹脂層15とは同一の樹脂材となる。従って、半導体装置を構成する構成要素を少なくすることができる。

【0031】**【発明の効果】**

本発明では、以下に示すような効果を奏することができる。

【0032】

端子部12を構成する第1の導電箔10と、導電パターンを構成する第2の導電箔16とを、樹脂層を介して積層させて多層の積層シート18を構成した。従って、従来例の支持基板を不要にして多層の配線構造を有する半導体装置を製造することができる。

【0033】

また、第1の導電箔10と第2の導電箔16とを積層させる樹脂として、可溶性の樹脂を採用することにより、端子部の側面が露出したPINタイプの端子構造を得ることができる。

【図面の簡単な説明】**【図1】**

本発明の半導体装置の製造方法を説明する断面図(A)、断面図(B)である。

【図2】

本発明の半導体装置の製造方法を説明する断面図である。

【図3】

本発明の半導体装置の製造方法を説明する断面図である。

【図4】

本発明の半導体装置の製造方法を説明する断面図である。

【図5】

本発明の半導体装置の製造方法を説明する断面図である。

【図6】

本発明の半導体装置の製造方法を説明する断面図である。

【図7】

本発明の半導体装置の製造方法を説明する断面図である。

【図8】

本発明の半導体装置の製造方法を説明する断面図である。

【図9】

本発明の半導体装置の製造方法を説明する断面図である。

【図10】

本発明の半導体装置の製造方法を説明する断面図である。

【図11】

本発明の半導体装置の製造方法を説明する断面図である。

【図12】

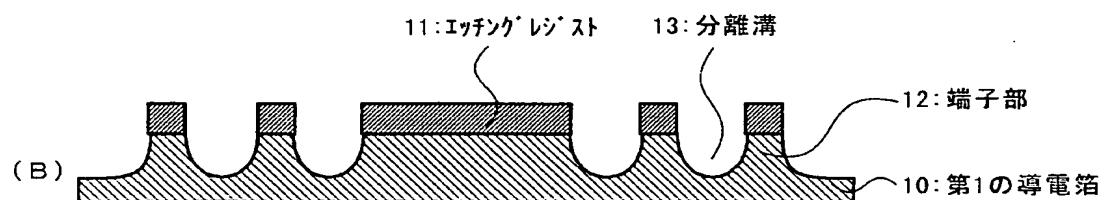
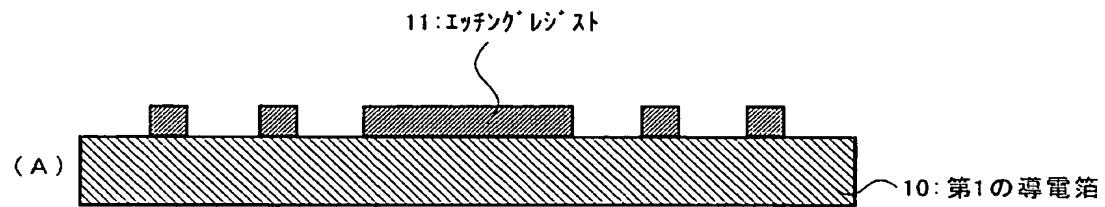
従来の半導体装置を説明する断面図（A）、裏面図（B）である。

【符号の説明】

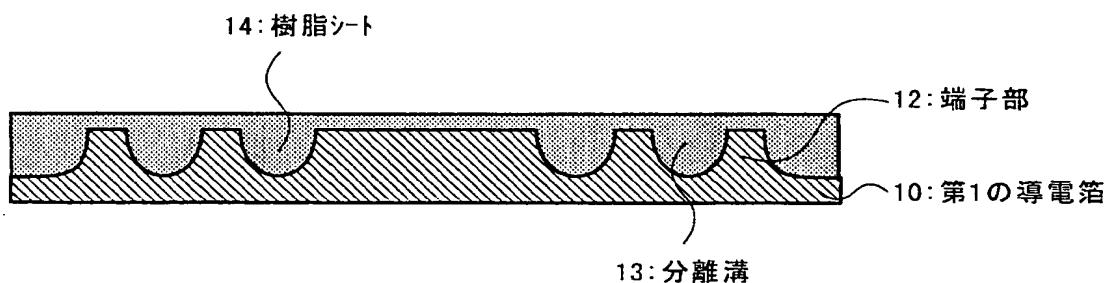
1 0	第1の導電箔
1 1	エッチングレジスト
1 2	端子部
1 3	分離溝
1 4	樹脂シート
1 5	樹脂層
1 6	第2の導電箔
1 7	導電パターン
1 8	積層シート
1 9	貫通孔
2 0	接続部
2 1	レジスト

【書類名】 図面

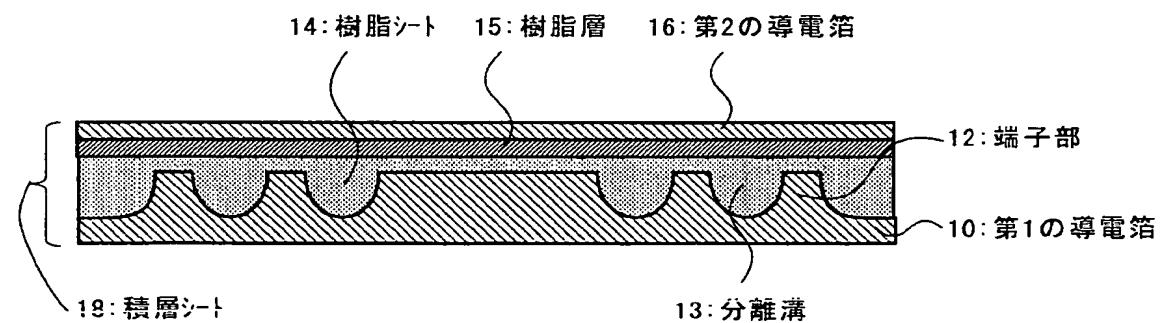
【図1】



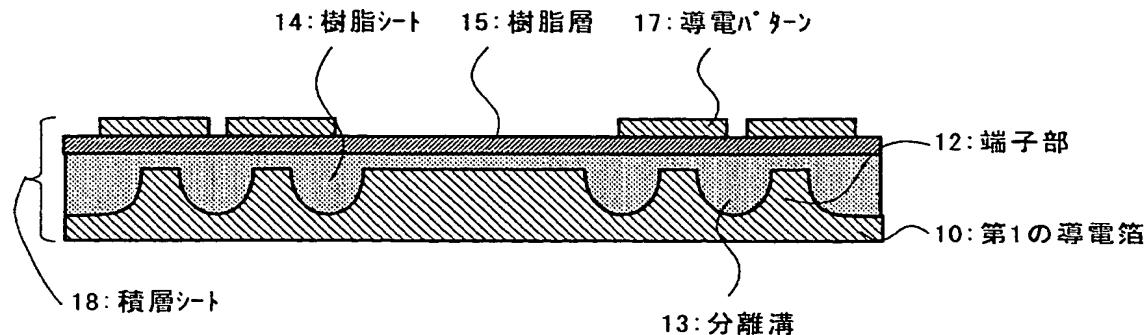
【図2】



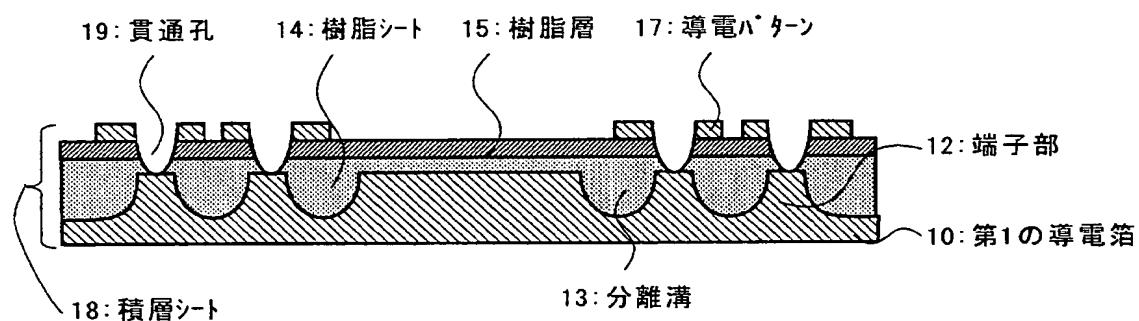
【図3】



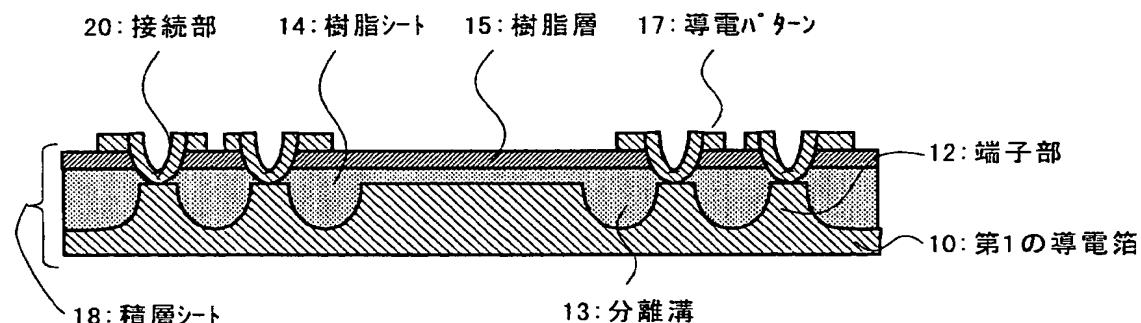
【図4】



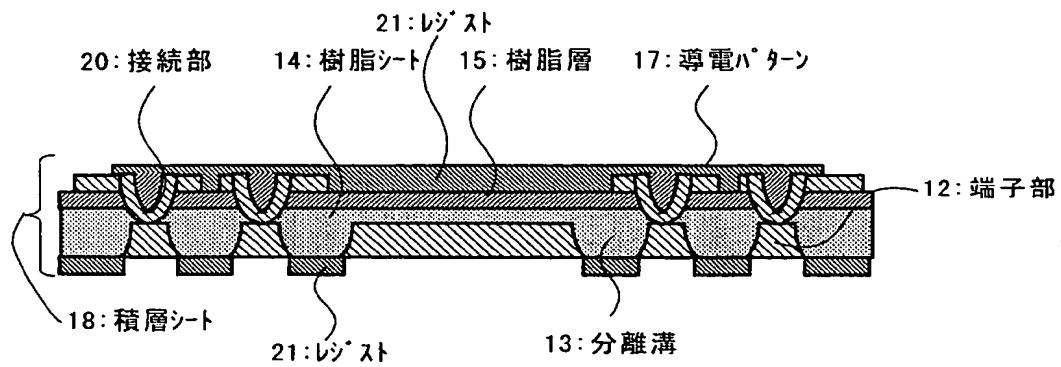
【図5】



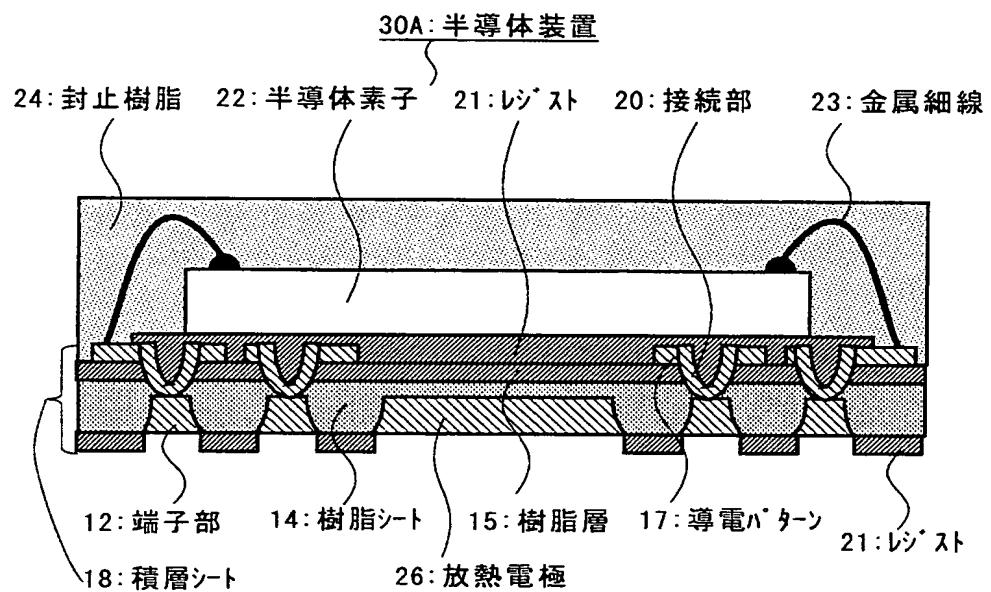
【図6】



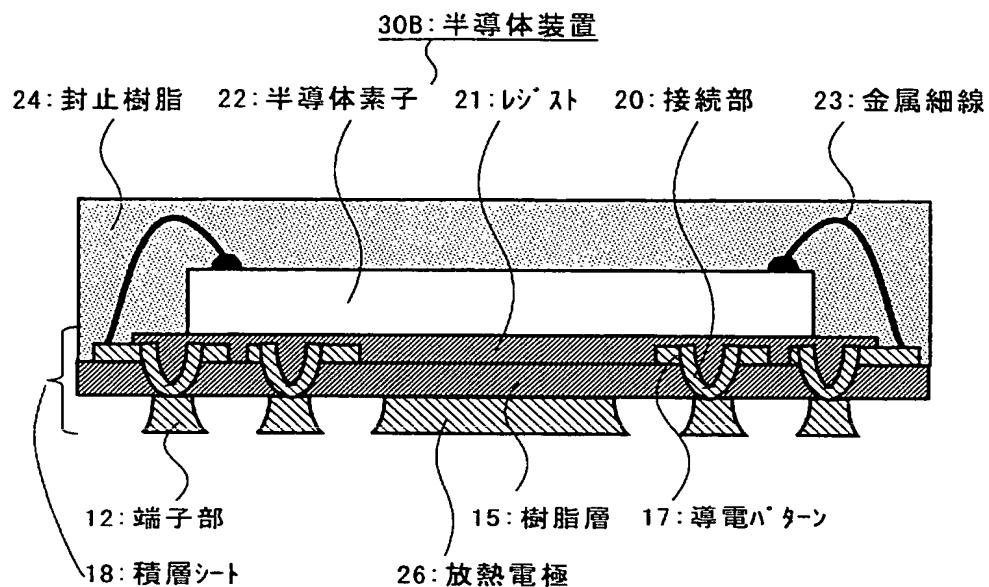
【図7】



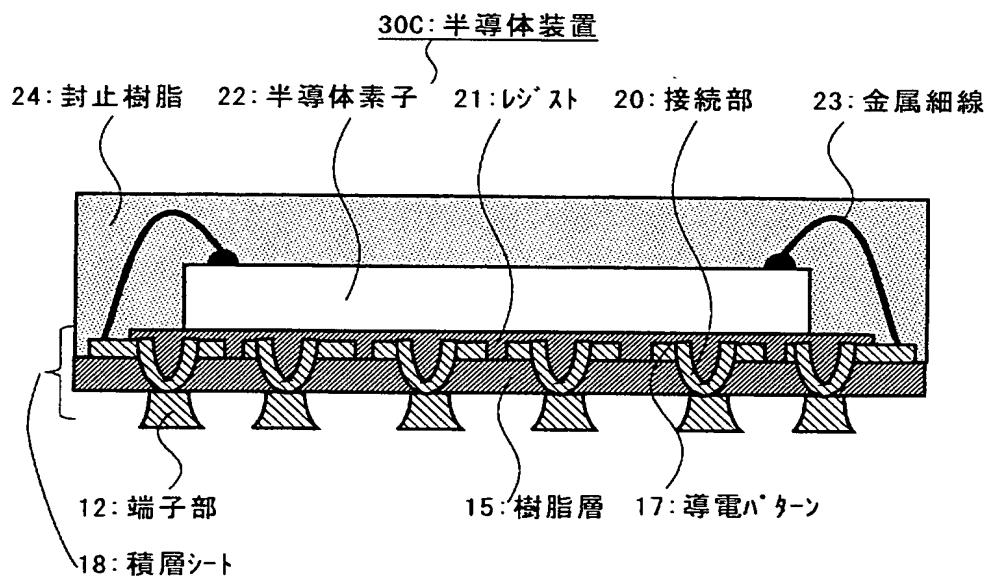
【図8】



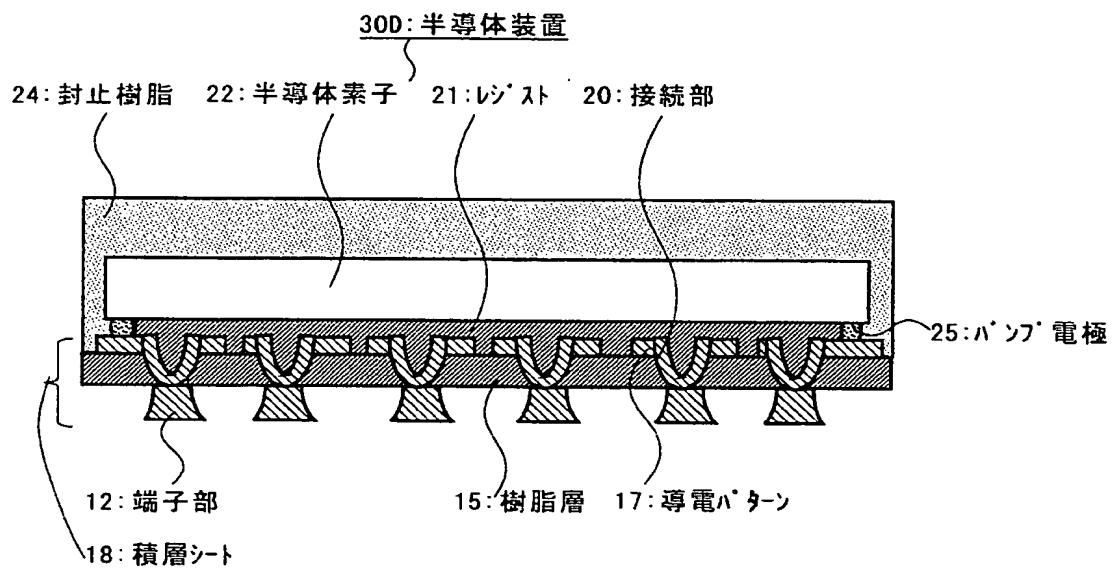
【図 9】



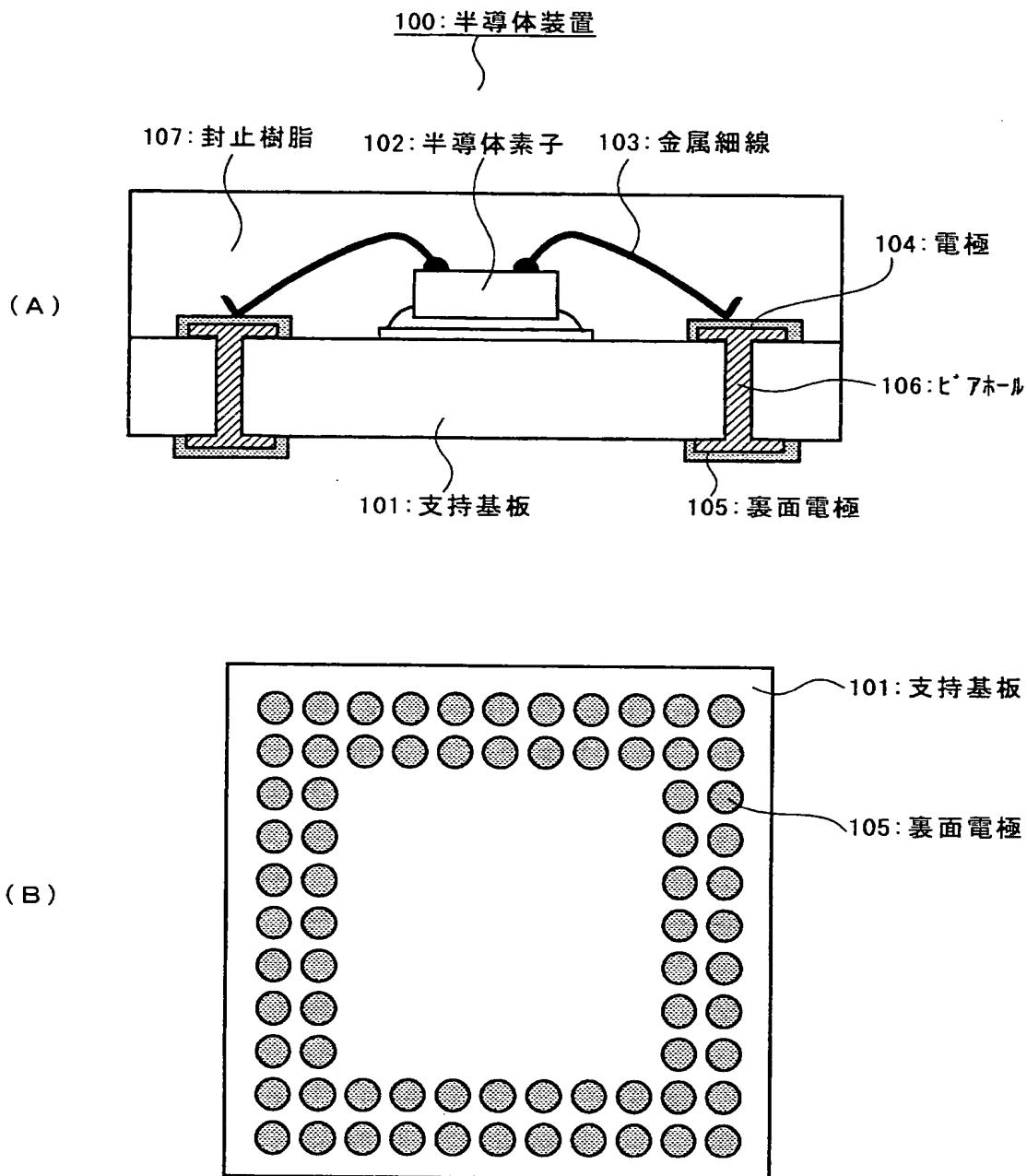
【図 10】



【図11】



【図12】



【書類名】 要約書

【要約】

【課題】 接続信頼性に優れた半導体装置を提供する。

【解決手段】 端子12と成る箇所を除いて第1の導電箔10をエッティングすることにより、第1の導電箔10の表面に凸状に突起した端子部12を形成する工程と、端子部12が埋め込まれるように樹脂シート14を第1の導電箔10に重ね合わせる工程と、裏面に樹脂層15が形成された第2の導電箔16を、樹脂層15を下面にして、樹脂シート14に重ね合わせることで積層シート18を構成する工程と、第2の導電箔16をエッティングすることにより導電パターン17を形成する工程と、導電パターン17と端子部12とを電気的に接続する工程と、端子部12同士を電気的に分離する工程と、積層シート18に半導体素子22を固着して、半導体素子22と導電パターン17とを電気的に接続する工程と、半導体素子22が被覆されるように積層シート18の表面に封止樹脂24を形成する工程とを具備する。

【選択図】 図1

特願 2003-168581

出願人履歴情報

識別番号 [000001889]

1. 変更年月日 1993年10月20日

[変更理由] 住所変更

住 所 大阪府守口市京阪本通2丁目5番5号

氏 名 三洋電機株式会社

特願 2003-168581

出願人履歴情報

識別番号 [301079420]

1. 変更年月日 2002年 6月24日

[変更理由] 名称変更

住所変更

住 所 群馬県邑楽郡大泉町仙石二丁目2468番地1
氏 名 関東三洋セミコンダクターズ株式会社